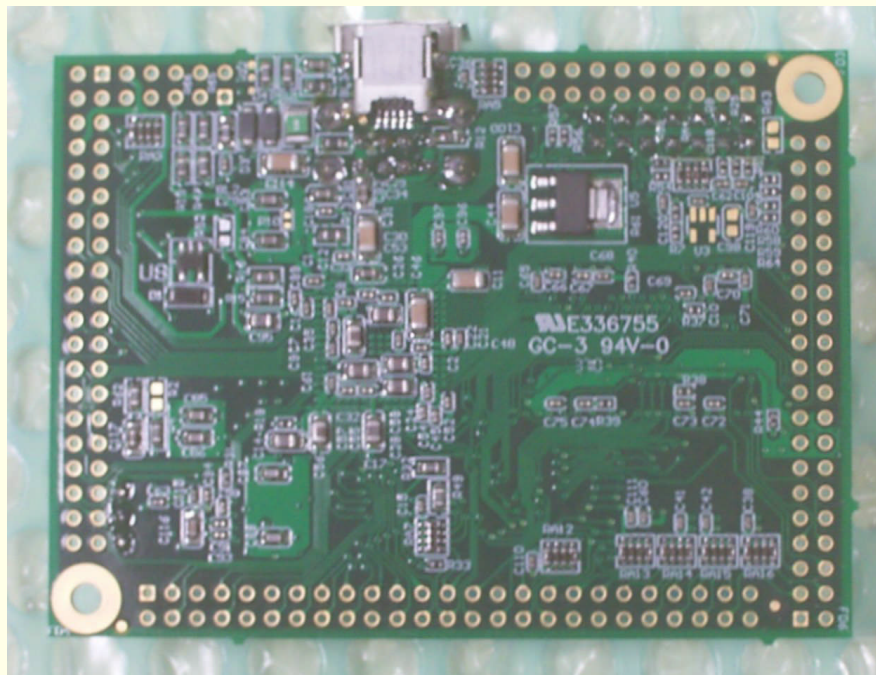
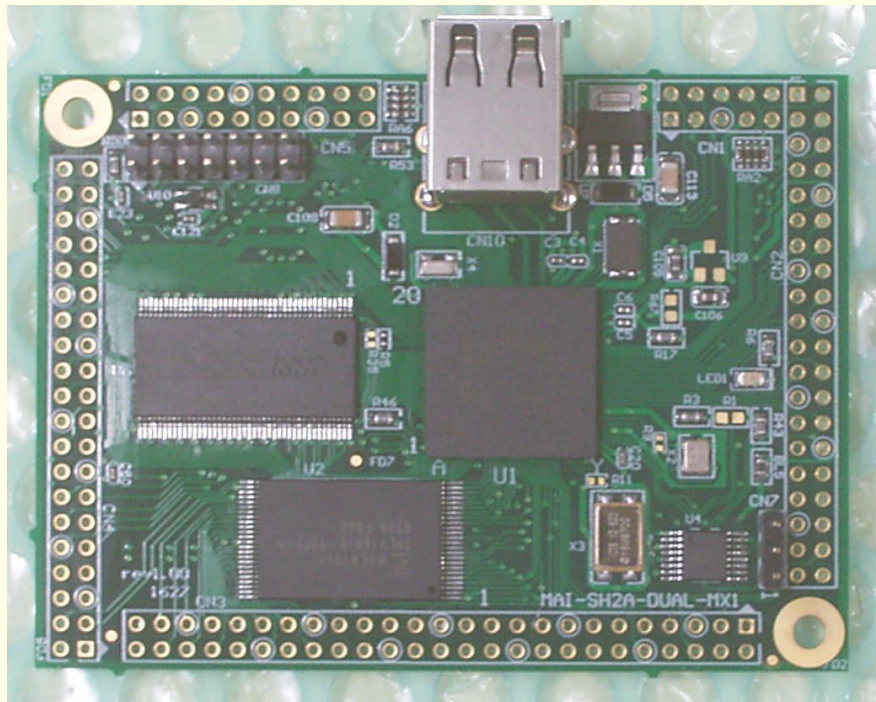


MAI-SH2A-DUAL-MX1 (SDRAM 32bitBus接続 CPUボード)取扱説明書



特長

デュアルコア対応ファイルローダをフラッシュROMに書き込み済みですので、OSなしで、シングルコアと同等の気軽さで開発可能です。JTAGデバッガや書き込みToolは必要ありません。

デュアルコア SH2A SH7205 R5S72050P200BG CPU 200Mhz x 2

FPUも2個内臓で浮動少数点演算が高速

(480MHz,12MHz,1.5MHz USB2 HOST X 2 ポート)
または (480MHz,12MHz USB2 FUNCTION X 1 ポート)

2Dエンジン WQVGA(480×234)またはQVGA(320×240)

三相モータのベクトル制御に応用可能
MTU2 (三相モータのインバータ制御に応用可能)

コネクタは2.54mm格子に配置してあるので、
市販のユニバーサル基板に取り付け易い。

超小型 60mm X 81.5mm(t=1.6mm) 4層

MAI-SH2A-DUAL-MX1注意事項

SH2A-DUAL (SH7205) SDRAM 32BitBus CPUボード

注意事項

注1: CN1,CN2,CN3,CN4,CN5は実装されていません。

使用環境の注意事項、その他注意点

仕様は予告なく変更になる場合があります。

部品は予告なく互換品に変更になる場合があります。

基板は金メッキですが鉛フリーRoHSに対応しておりません。

ノイズや振動の多い環境での使用は保証しません。

高温、多湿、環境での使用は保証しません。

医療、原子力、その他高い信頼性が必要とされる用途は使用禁止します。

製品使用によって、事故や損害が発生しても、弊社は一切の責任を負わない。

MAI-SH2A-DUAL-MX1の概要

CPU SH7205 SH-2A R5S72050P200BG CPU 200MHz X 2 FPU X 2

クロック動作モード(MD_CLK1,MD_CLK0)=(0,0)=0
CPUCLK =16.67MHz X 12 = 200.4MHz
BUSCLK =16.67MHz X 4 = 66.8MHz CKIO
周辺CLK=16.67MHz X 2 = 33.34MHz

クロック動作モード設定は抵抗器によって設定します。

エリア0バス幅(MD0)=(0)=0 16ビット

FPU 32、64ビット浮動小数点プロセッサIEEE754準拠 X 2

(480MHz,12MHz,1.5MHz USB2 HOST X 2 ポート)または(480MHz,12MHz USB2 FUNCTION X 1 ポート)

WDT X 2
RTC X 1 32.768KHz
DMAC 14チャンネル
CMT 4チャンネル

SCIF X 6 (16FIFO)
SSIF X 6
SSU X 2

I2C X 4
RCAN X 2

AD 10bit 8チャンネル (三相モータのベクトル制御に応用可能)
DA 8bit 2チャンネル
MTU2 X 1 (三相モータのインバータ制御に応用可能)

ATAPI

2Dエンジン WQVGA(480×234)またはQVGA(320×240)
Video-out部 内蔵DAC(分解能6ビット、動作周波数5~12.5MHz)
アナログRGB出力 R,G,B,CSYNC出力コンポジットSYNC信号
動画入力はデジタル BT656フォーマット

CPUコア電圧1.2V (Typ=380mA,Max=500mA) CPUCLK=200MHz
I/O電圧3.3V (Typ=210mA,Max=?) CPUCLK=200MHz
Total (Typ=590mA,Max=?)

デュアルコアCPU CPUCLK=200MHzには低消費電力と言える。

Flash ROM 16Mbit(2Mbyte) X 1 0000_0000-001F_FFFF 16bitBus接続 CS0に接続

SDRAM 256Mbit(32Mbyte) X 1 1800_0000-19FF_FFFF 32bitBus接続 SDCS0に接続

基板外部DataBus幅 16bitBus幅

RS232Cインターフェース X 1 SCIF5に接続

電源電圧 5V USB MinBコネクタ

基板サイズ 60mm X 81.5mm(t=1.6mm) 4層

梱包内容

MAI-SH2A-DUAL-MX1 1枚

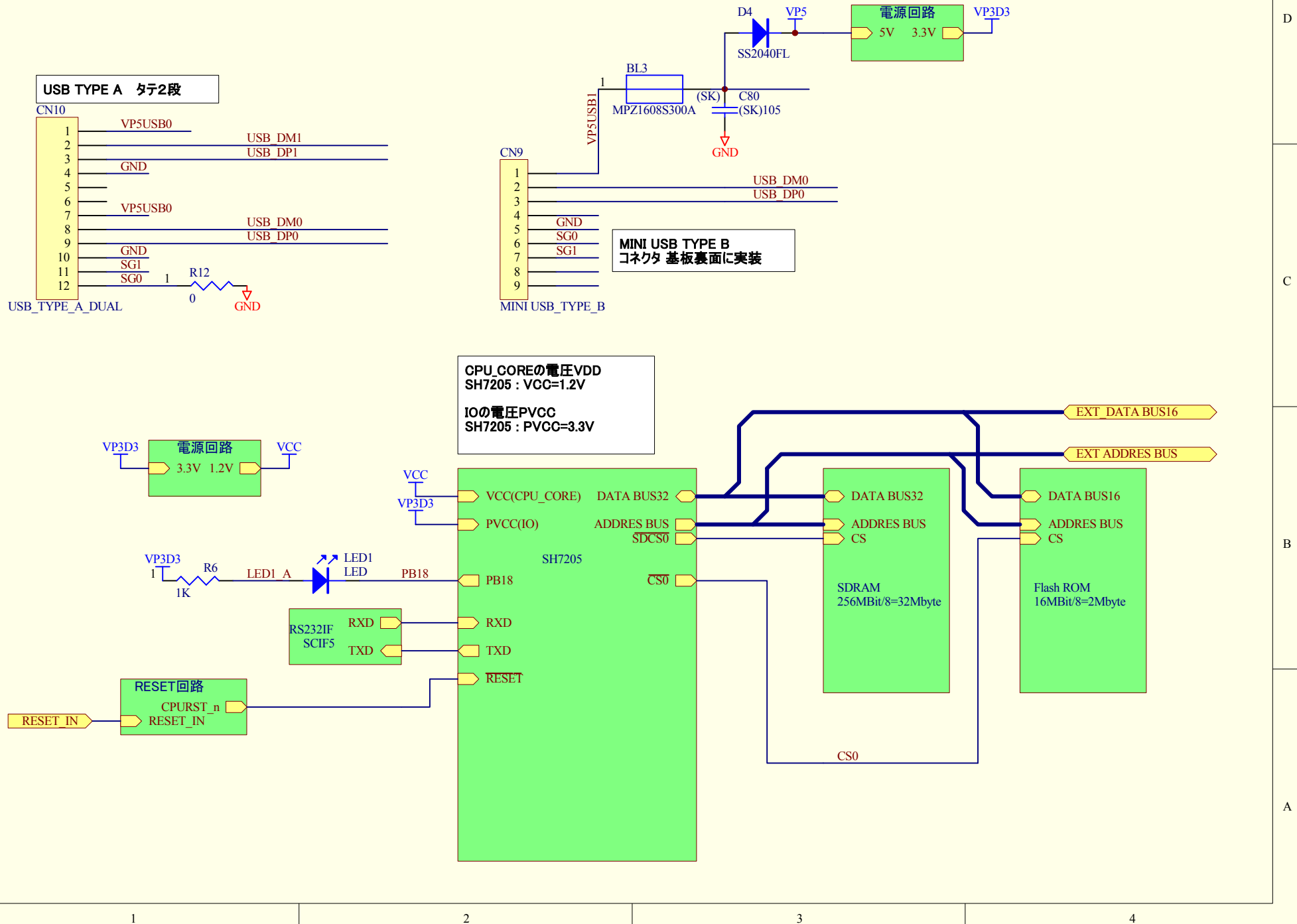
RS232Cケーブルは付属しません。

サンプルプログラムはホームページよりダウンロードして下さい。

回路図は購入者にメールで送付します。

MAI-SH2A-DUAL-MX1構成図

SH2A-DUAL (SH7205) SDRAM 32BitBus CPUボード



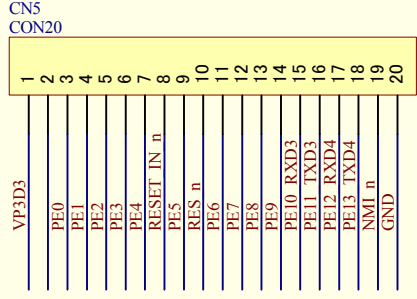
MAI-SH2A-DUAL-MX1 メモリーマップ

MBM29LV160TEの場合

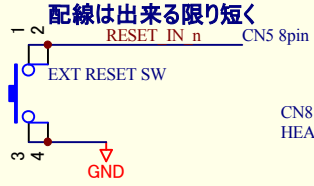
エリア0 CS0_n	0000-0000	フラッシュROM
	001F-FFFF	2MByte 16BitBus
エリア1 CS1_n	03FF-FFFF	
	0400-0000	
エリア2 CS2_n	0000-0000	
	0800-0000	
エリア3 CS3_n	0BFF-FFFF	
	0C00-0000	
エリア4 CS4_n	0FFF-FFFF	
	1000-0000	
エリア5 CS5_n	13FF-FFFF	
	1400-0000	
エリア SDRAM0	17FF-FFFF	
	1800-0000	SDRAM
エリア SDRAM1	19FF-FFFF	32MByte 32BitBus
	1BFF-FFFF	
	1C00-0000	
	1FFF-FFFF	

各エリア 64MByte

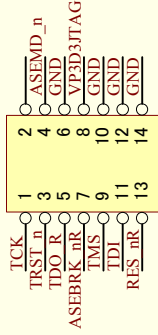
0000-0000	64Kbyte
0000-FFFF	CPU0ローダエリア
0001-0000	64Kbyte
0001-FFFF	CPU1ローダエリア
0002-0000	64Kbyte
0002-FFFF	CPU0ユーザエリア
0003-0000	64Kbyte
0003-FFFF	
0004-0000	64Kbyte
0004-FFFF	
0005-0000	64Kbyte
0005-FFFF	
0006-0000	64Kbyte
0006-FFFF	
0007-0000	64Kbyte
0007-FFFF	
0008-0000	64Kbyte
0008-FFFF	
0009-0000	64Kbyte
0009-FFFF	
000A-0000	64Kbyte
000A-FFFF	
000B-0000	64Kbyte
000B-FFFF	
000C-0000	64Kbyte
000C-FFFF	
000D-0000	64Kbyte
000D-FFFF	
000E-0000	64Kbyte
000E-FFFF	
000F-0000	64Kbyte
000F-FFFF	CPU0ユーザエリア
0010-0000	64Kbyte
0010-FFFF	CPU1ユーザエリア
0011-0000	64Kbyte
0011-FFFF	
0012-0000	64Kbyte
0012-FFFF	
0013-0000	64Kbyte
0013-FFFF	
0014-0000	64Kbyte
0014-FFFF	
0015-0000	64Kbyte
0015-FFFF	
0016-0000	64Kbyte
0016-FFFF	
0017-0000	64Kbyte
0017-FFFF	
0018-0000	64Kbyte
0018-FFFF	
0019-0000	64Kbyte
0019-FFFF	
001A-0000	64Kbyte
001A-FFFF	
001B-0000	64Kbyte
001B-FFFF	
001C-0000	64Kbyte
001C-FFFF	
001D-0000	64Kbyte
001D-FFFF	
001E-0000	64Kbyte
001E-FFFF	
001F-0000	32Kbyte
001F-7FFF	
001F-8000	8Kbyte
001F-9FFF	
001F-A000	8Kbyte
001F-BFFF	
001F-C000	16Kbyte
001F-FFFF	CPU1ユーザエリア



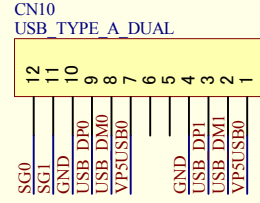
外部リセットSWの接続例



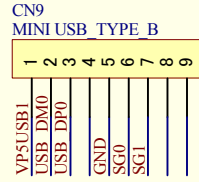
CN8
HEADER 7X2



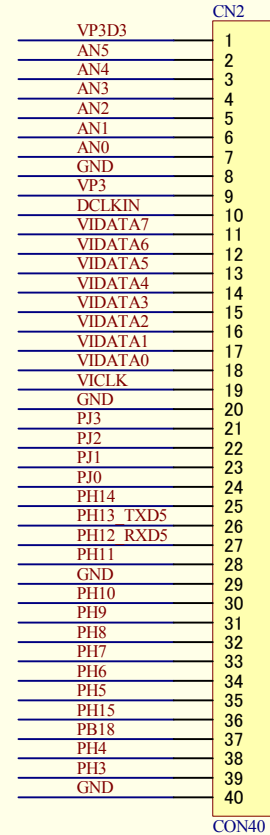
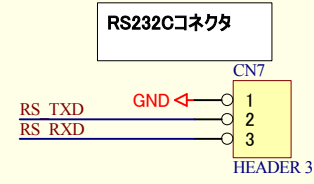
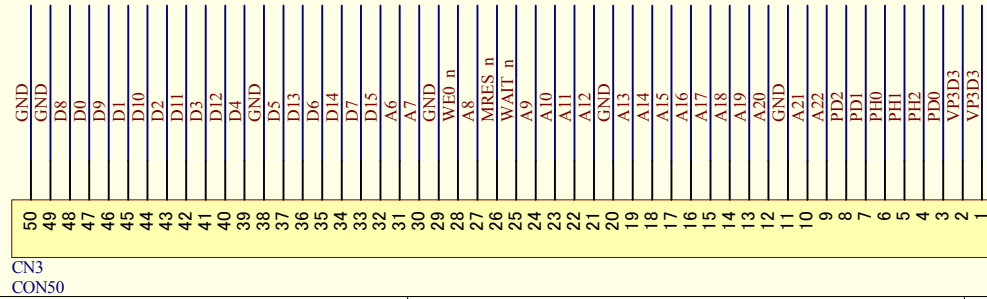
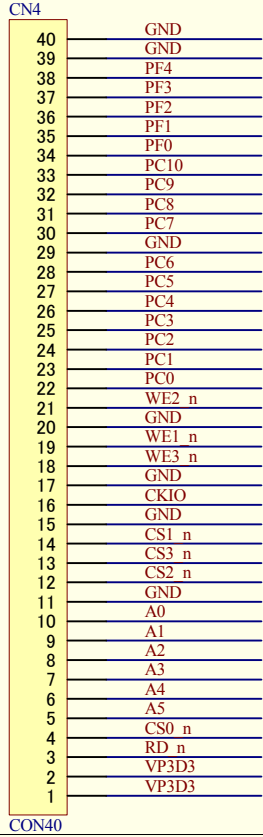
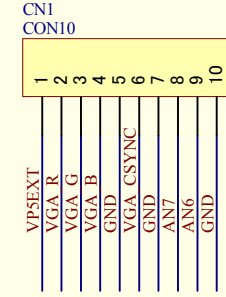
H-UDI (JTAG)コネクタ



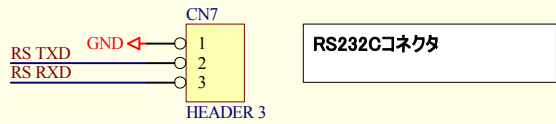
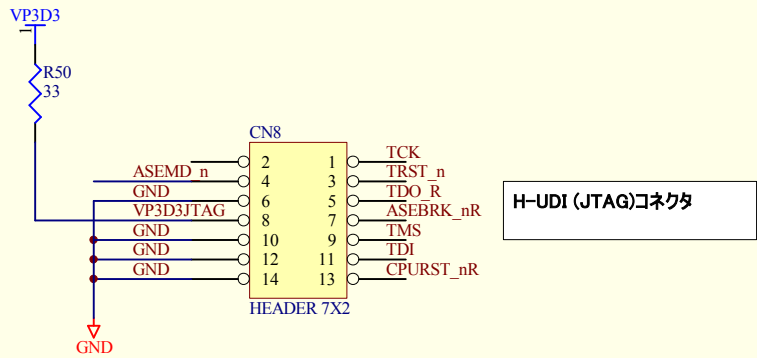
USB TYPE A タテ2段



MINI USB TYPE B
コネクタ 基板裏面に実装

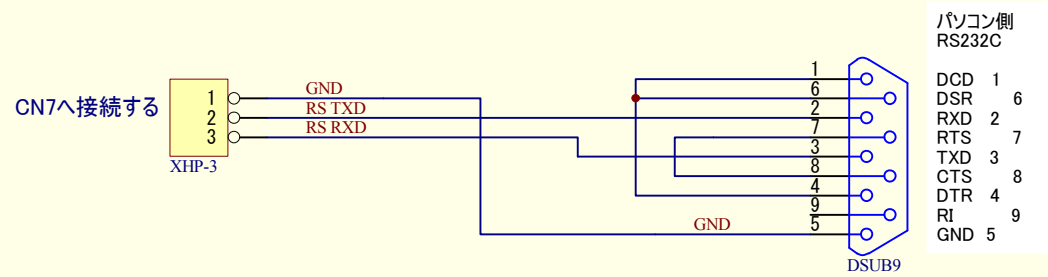


コネクタCN8 14pin H-UDI (JTAG) (2.54mmピッチ)ライトアンゲル
 コネクタCN7 3pin RS232C (2.54mmピッチ)



RS232Cケーブル接続例

RS232Cケーブルは付属しません。



JST XHP-3または互換品

注意: XHP-3による本基板の3PINピンヘッダとの
互換性はメーカー保証なし

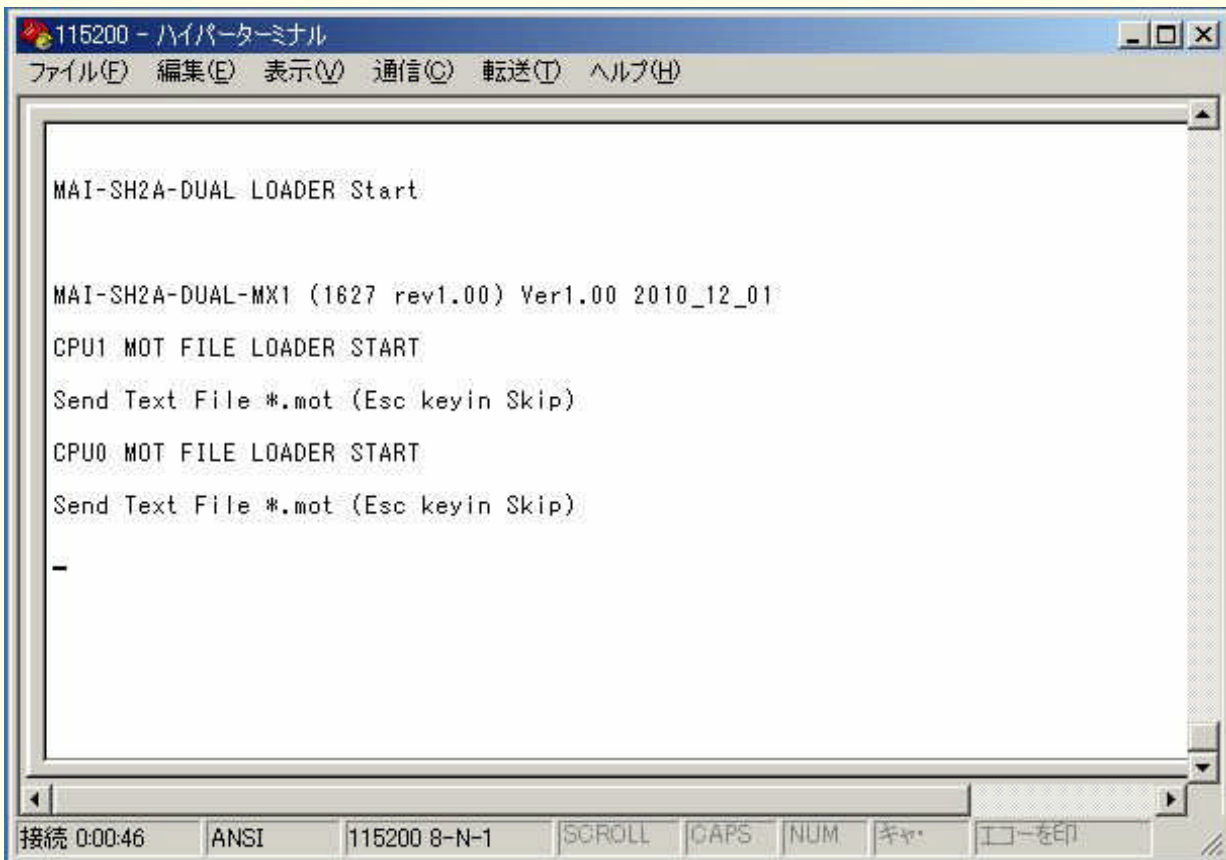
MAI-SH2A-DUAL-MX1 LOADER

ファイルローダ起動画面

Windows標準ハイパーターミナルの転送(T)→テキストファイルの送信(T)機能を使用して*.MOTファイルをボードへダウンロードする。
このときファイル名を*.MOTを入力してから開く。

Windows標準ハイパーターミナルの設定

115.2Kbps 8bit ノーパリティ StopBit1 フロー制御なし



The screenshot shows a HyperTerminal window titled "115200 - ハイパーターミナル". The menu bar includes "ファイル(F)", "編集(E)", "表示(V)", "通信(C)", "転送(T)", and "ヘルプ(H)". The main text area displays the following output:

```
MAI-SH2A-DUAL LOADER Start  
  
MAI-SH2A-DUAL-MX1 (1627 rev1.00) Ver1.00 2010_12_01  
  
CPU1 MOT FILE LOADER START  
Send Text File *.mot (Esc keyin Skip)  
  
CPU0 MOT FILE LOADER START  
Send Text File *.mot (Esc keyin Skip)  
  
-
```

The status bar at the bottom shows "接続 0:00:46", "ANSI", "115200 8-N-1", "SCROLL", "CAPS", "NUM", "キヤ", and "エコーを印".

モトローラS形式ファイルローダをフラッシュROMに書き込み済みですので、Windows標準ハイパーターミナルを使用して、RS232CによるプログラムのSDRAMへのダウンロードがJTAGツールやICEなしで可能です。

フラッシュROM対応ファイルローダをダウンロードすれば、フラッシュROMに書き込むこともJTAGツールやICEなしで可能です。

Freeまたは無償評価版の開発環境に関して

従来のシングルコア用コンパイラで開発できます。

KPITがサポートしているGNU Cコンパイラがあります。
ルネサスの統合開発環境HEWからこのGNU Cコンパイラを使用可能です。

KPITから統合開発環境HEWもダウンロード出来ると思います。
詳細はKPITのホームページで確認して下さい。

ルネサスのCコンパイラもリンクサイズの制限
250Kbyte、時間制限なしが無償評価版として提供されている。

無償評価版の詳細はルネサスのホームページ
で確認して下さい。

サポートに関して

サポートEメールのみの対応です。
メール: mai@inc.email.ne.jp

すいませんが、電話での対応はいたしません。

保証に関して

保証範囲はハードの不具合のみとします、ソフトは含まれません。

ただし、10日間以内及びパターン切れなどのあきらかに、製造上のミス
が、ある場合は無償交換(在庫がある場合)または返金処理します。

お客様の改造、不注意による不良に関しては、無償交換、返金処理
はご容赦願います。

著作権

回路図及びソフトの著作権はエムイーアイ電子有限会社が保有する。

連絡先

〒441-8019
愛知県豊橋市花田町字越水73-2 (2B)
エムイーアイ電子有限会社
メール: mai@inc.email.ne.jp

URL: //www.mai-denshi.co.jp