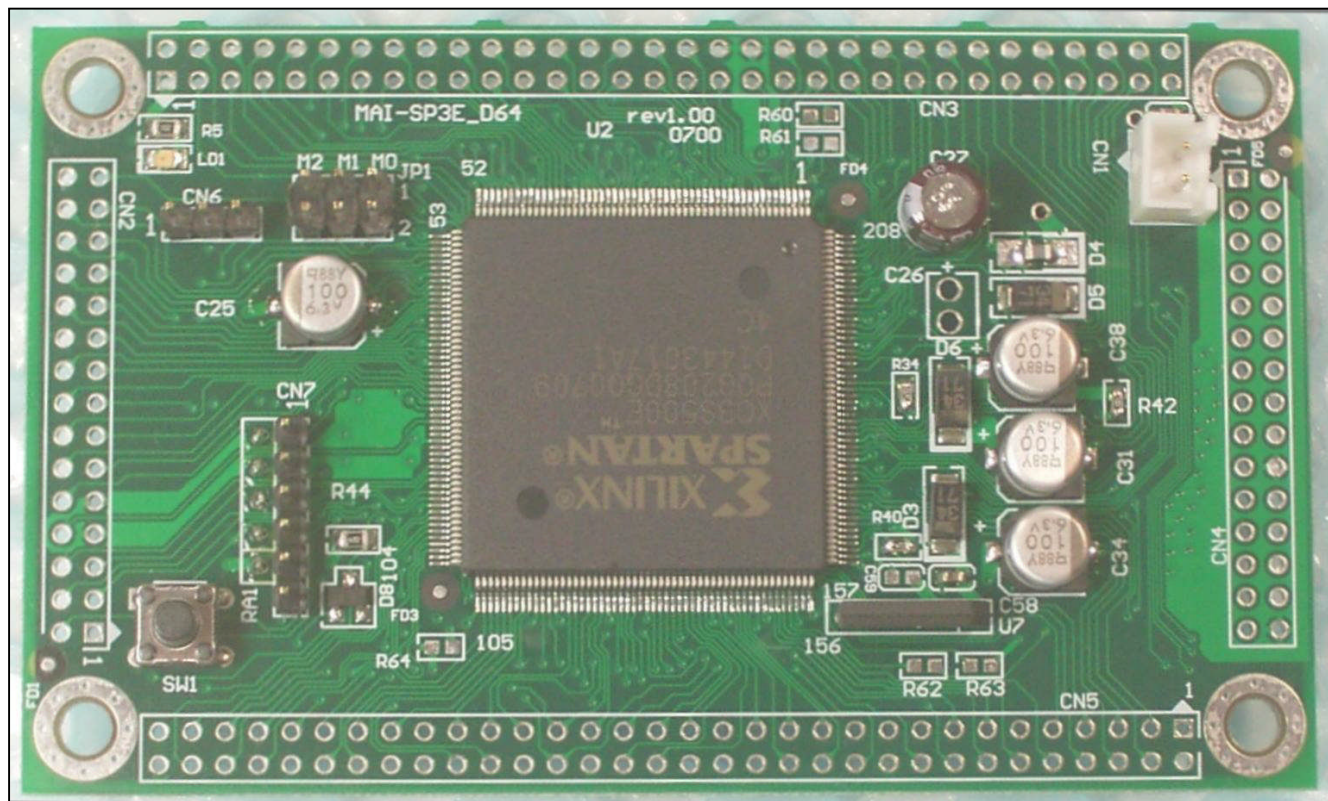


1 2 3 4

# Spartan-3E FPGAボード

## MAI-SP3E-D64-M4 取扱説明書 2009\_08\_28版



### 特長

基板サイズ 60mm X 100mm (t=1.6mm) 4層

FPGA Spartan-3E XC3S500E-4PQG208C (PQFP208) ピン数208 50万ゲート

CONFIGチップ XCF04S

### 外部 SRAM

旧タイプ 1Mbit(128Kbyte)16bitBusの4倍

4Mbit(512Kbyte) 16bitBus CY7C1041DV33-10VXI X 1 バッテリーバックアップ可能

32ビットCPUのソフトCPUを搭載しても十分実用になるゲート規模

シンプルな構成で超低価格

CN2(30pin),CN3(64pin),CN4(30pin),CN5(64pin)は2.54mm格子に配置してあるので、市販のユニバーサル基板に取り付け易い。

### 梱包内容

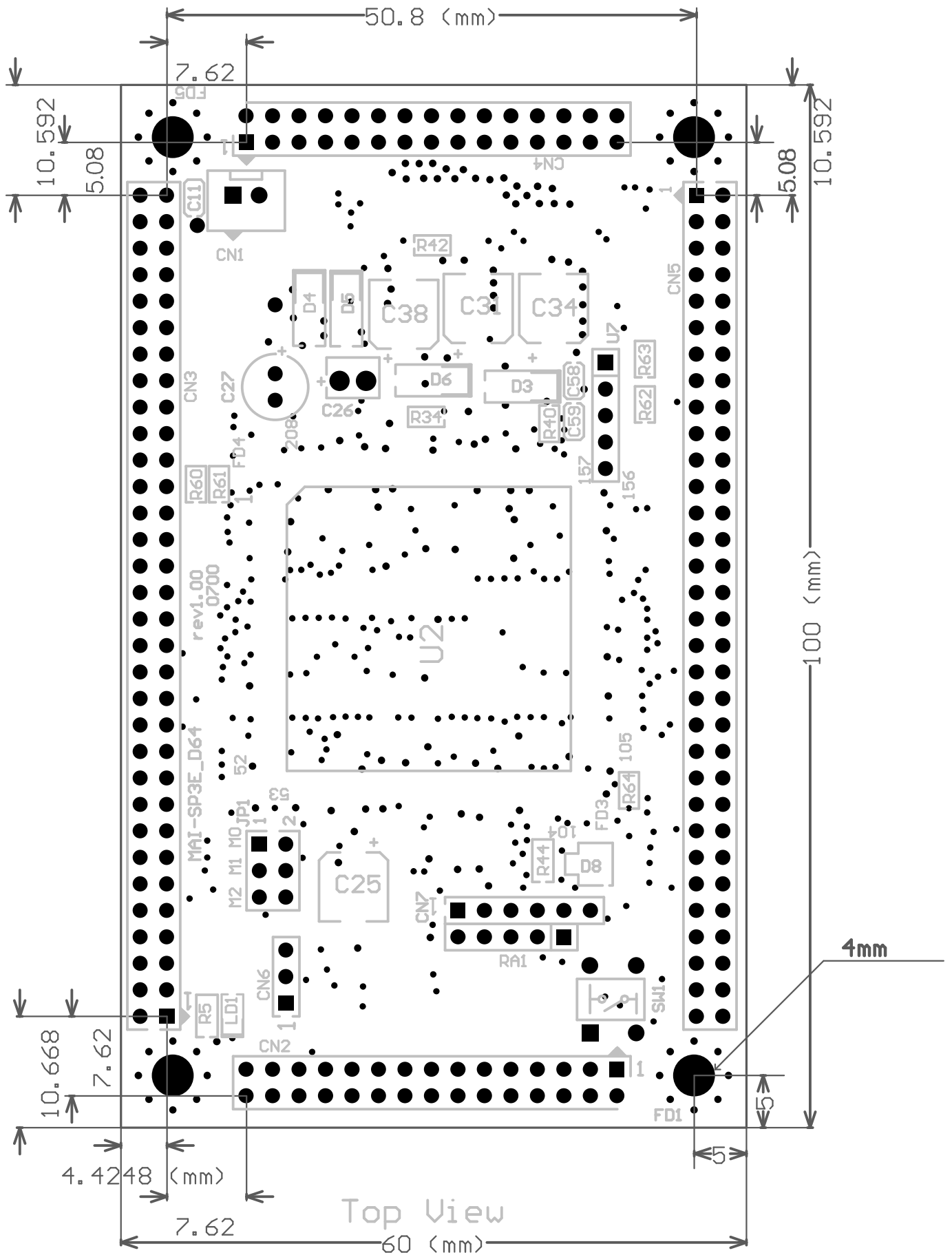
MAI-SP3E-D64-M4 1枚のみ

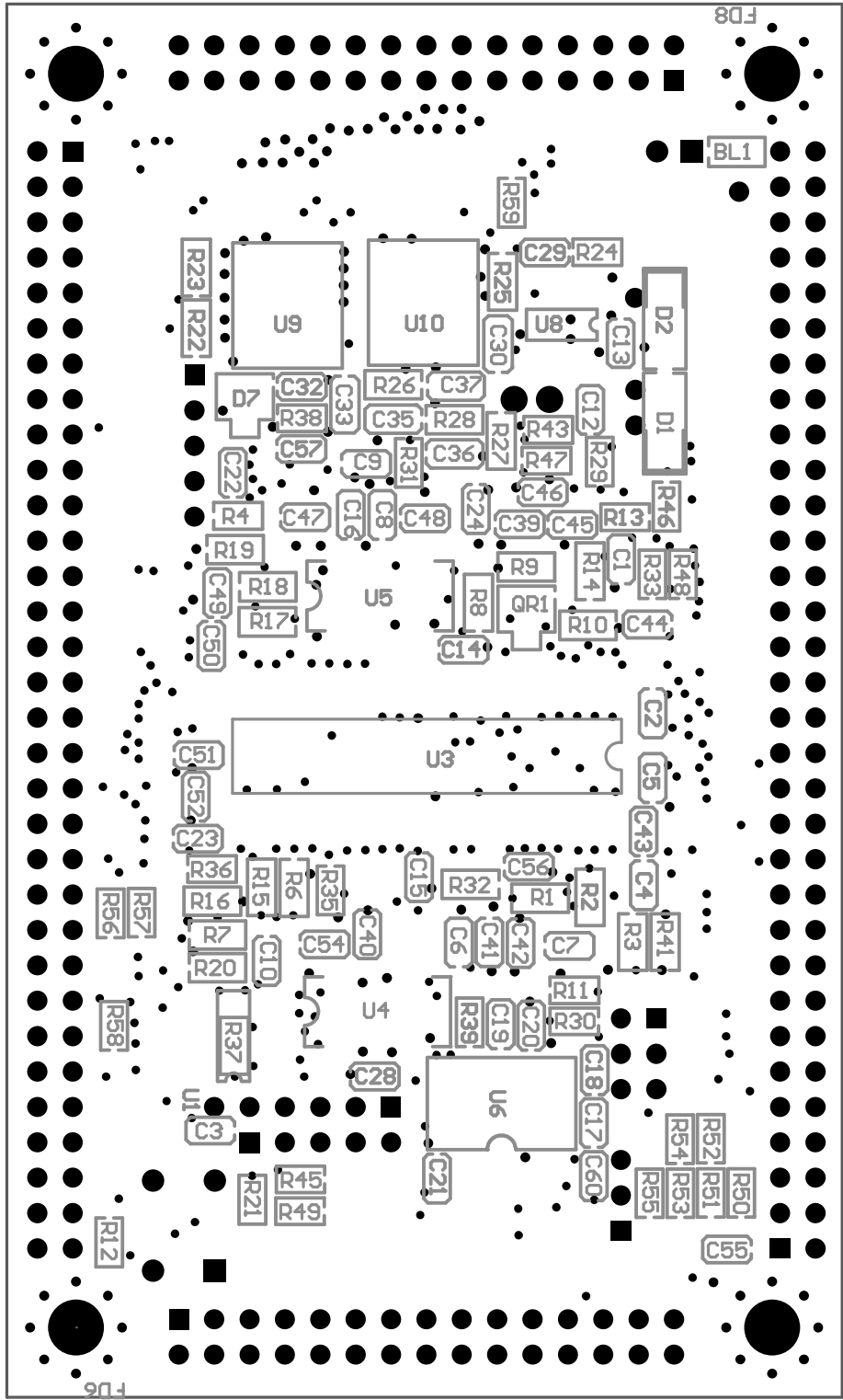
ライタツールは付属しません。

RS232Cケーブルは付属しません。

回路図はご購入された、お客様にメールで送付します。

1 2 3 4





Bottom View

# Spartan-3E FPGAボード

## MAI-SP3E-D64-M4注意事項

### 注意事項

注1: CN1,CN2,CN3は実装されていません。

注2 :C26は実装されておられません。

C26に0.22F 3.3V DCK-3R3E224-Eを実装することにより短時間のSRAMバックアップが可能ですが、0.22Fでは容量が小さいため、SRAMの最小記憶保持電圧2Vは得られない。

実装する場合は基板のランドと電気二重層コンデンサの足がショートしないようにして下さい。

M4ではRAM容量の変更1Mbit(128Kbyte)→4Mbit(512Kbyte)に変更したため、0.22F 3.3V DCK-3R3E224-Eでは、SRAMバックアップは不可とします。バッテリーバックアップ参考回路を参考にして下さい。

注3: 型番 MAI-SP3E-D64-M4 (シルクはMAI-SP3E\_D64)

### 使用環境の注意事項、その他注意点

仕様は予告なく変更になる場合があります。

部品は予告なく互換品に変更になる場合があります。

鉛フリーRoHSに対応していません。

ノイズや振動の多い環境での使用は保証しません。

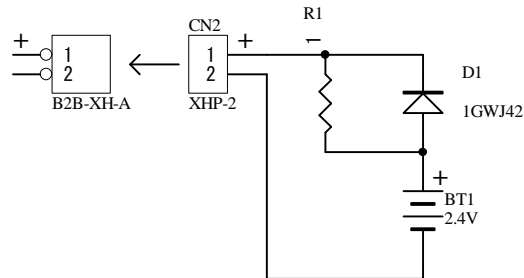
高温、多湿、環境での使用は保証しません。

医療、原子力、その他高い信頼性が必要とされる用途は使用禁止します。

製品使用によって、事故や損害が発生しても、弊社は一切の責任を負わない。

### バッテリーバックアップ参考回路

注：この回路は、事故や損害が発生しても、弊社は一切の責任を負わない。



D1 : ショトキーダイオードを使用すること。

BT1 : 2.4V(1.2V x 2)のニッカド電池

R1

C26(DCK-3R3E224-E)にコネクタB2B-XH-Aを実装する。

基板側コネクタ B2B-XH-A 日圧

バッテリー回路側 XHP-2 日圧

**MAI-SP3E-D64-M4の概要**

FPGA Spartan-3E XC3S500E-4PQG208C (PQFP208) ピン数208 50万ゲートX 1

CONFIGチップ XCF04S X 1

システムクロック 50MHz(GCLK0)

**外部 SRAM**

旧タイプ 1Mbit(128Kbyte)16bitBusの4倍

4Mbit(512Kbyte) 16bitBus CY7C1041DV33-10VXI X 1 バッテリーバックアップ可能

RS232Cインターフェース X 1

**FPGA電源**

CORE電圧VCCINT=1.2V

CONFIG電圧VCCAUX=2.5V

IO電圧VCCO=3.3V

JTAGインターフェース電圧 3.3V

基板電源電圧 3.3V

基板サイズ 60mm X 100mm (t=1.6mm) 4層

注1:ライターツールが別途必要です。

注2:SH4 CPUによるFPGAへの書き込みはサーボしていません。

**CONFIGモード**

JP1 (M2R,M1R,M0R)=(0,0,0)

マスタシリアル(出荷時)に設定されています。

PM2R=0 5-6ショート

M1R=0 3-4ショート

M0R=0 1-2ショート

電源ON時コンフィグROMによりFPGAをコンフィグします。

JTAGによる書き込み時はコンフィグモードの設定変更は必要ありません。

JTAGによる書き込みの補足説明

1. コンフィグROMへの書き込み

2. FPGAへの書き込み

1,2ともに、コンフィグモードの設定変更は必要ありません。

通常はJP1の設定変更は必要ありません。

コネクタ CN2-30pin CN3-64pin CN4-30Pin CN5-64pin (2.54mmピッチ)

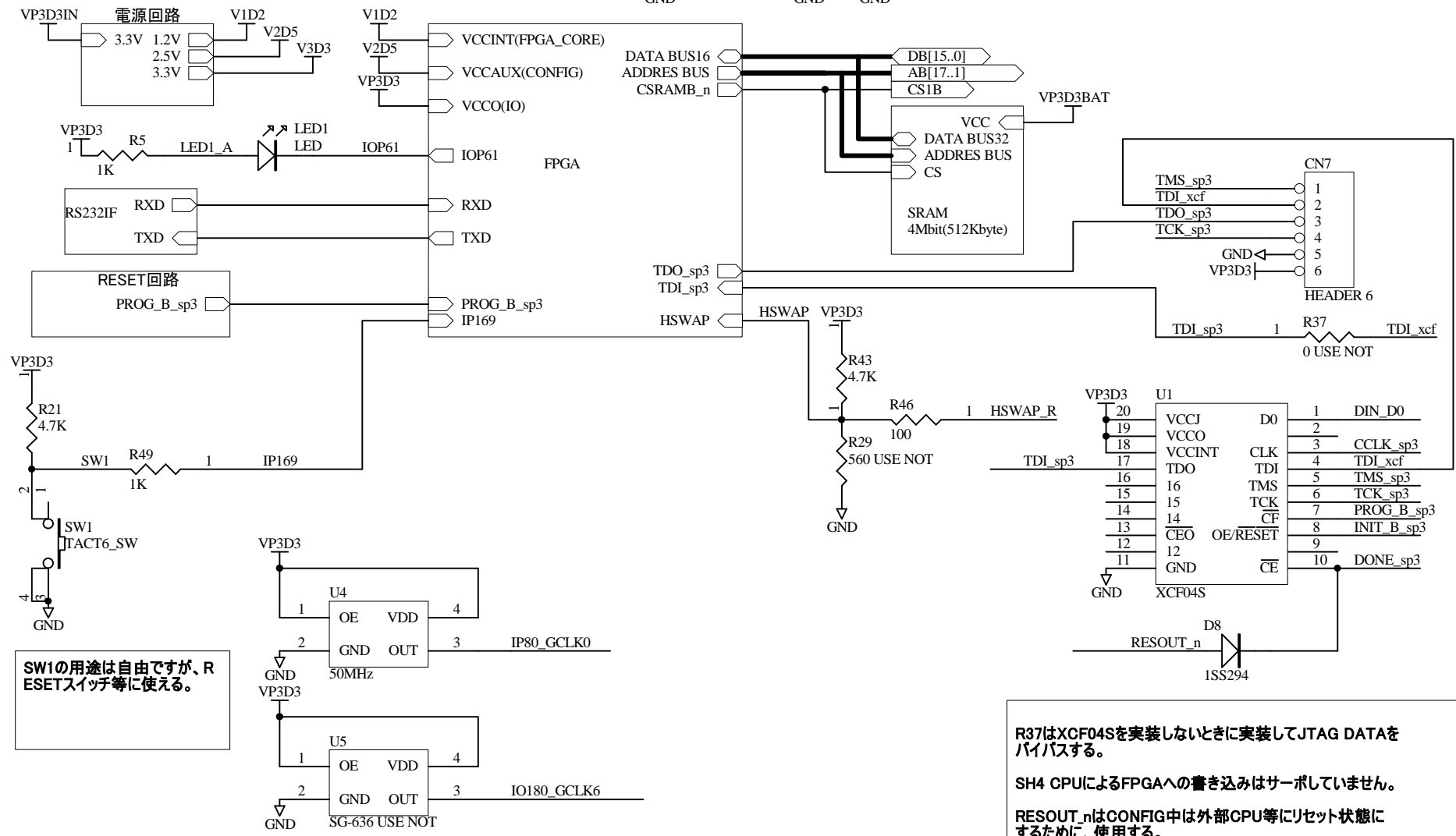
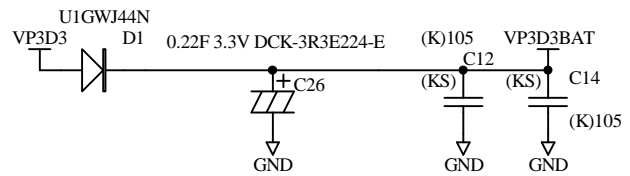
コネクタCN6 3pin RS232C (2.54mmピッチ)

FPGA\_CORE電圧 VCCINT=1.2V  
 FPGA\_CONFIG電圧 VCCAUX=2.5V  
 FPGA\_IO電圧 VCCO=3.3V  
 JTAGインターフェース電圧 3.3V

抵抗器R43によりHSWAP=1に設定されているため、  
 CONFIG中はプルアップ抵抗は使用されません。  
 詳しくはSpartan-3E FPGA ファミリデータシート日本語版  
 を参照して下さい。

# Spartan3E FPGAボード MAI-SP3E-D64-M4構成図

MAI-SP3E-D64-M4はSRAM BUS信号が  
 コネクタ CN2,CN4,JP1に接続されています。  
 注:AB9,AB10は560Ωの抵抗を經由してJP1に接  
 続されて  
 います。



SW1の用途は自由ですが、R  
 ESETスイッチ等に使えます。

R37はXCF04Sを実装しないときに実装してJTAG DATAを  
 バイパスする。  
 SH4 CPUによるFPGAへの書き込みはサーボしていません。  
 RESOUT\_nはCONFIG中は外部CPU等にリセット状態に  
 するために、使用する。  
 U5は実装されていません。

CN2  
CON30

1	VP3D3
2	IP91
3	IOP94
4	IOP93
5	IOP90
6	IOP89
7	GND
8	IOP82_GCLK2
9	GND
10	IOP78_DB8
11	IOP77_DB9
12	IOP76_DB10
13	IOP75_DB11
14	IOP74_DB12
15	IP169
16	IP72
17	IP71
18	IOP69_DB13
19	IOP68_DB15
20	GND
21	IOP64_WE1B_n
22	IOP65_WE0B_n
23	IOP63_RDB_n
24	IOP60
25	IOP61
26	IP57
27	IP58
28	IP51
29	GND
30	GND

CN5

64	GND
63	GND
62	IOP96_RDY
61	IOP97_CPURST_n
60	IOP99_CS1_n
59	IOP102_CS4_n
58	IOP106_CS6_n
57	IOP100_CS5_n
56	GND
55	RESOUT_n
54	IP101_DACK1
53	IP136_DACK0
52	IOP107_MD6_IOIS16_n
51	IOP108_A0
50	I_STATUS1
49	IP110_BS_n
48	I_STATUS0
47	GND
46	IOP109_FROMRST_n
45	IOP112_CS2_n
44	IOP98
43	IOP119_BREQ_n
42	IP159_BACK_n
41	IP148
40	IP124
39	GND
38	IOP19_CS0_n
37	IOP138_A20
36	IP154_RY_BY
35	IOP139_A21
34	IOP83_A18
33	
32	IOP137_A19
31	
30	GND
29	
28	IOP140_A22
27	IP142
26	IOP144_BYTE_n
25	IOP146_A16
24	IOP145_A17
23	IP174
22	IOP3
21	GND
20	IOP2
19	IP175
18	IP184_GCLK9
17	IP194
16	IOP147_A12
15	IOP150_A11
14	IOP151_A10
13	IOP152_A9
12	GND
11	IOP153_A8
10	IOP162_A7
9	IOP161_A6
8	IOP160_A5
7	IOP163_A4
6	IOP164_A3
5	IOP165_A2
4	IOP167_A1
3	VP3D3
2	VP3D3
1	

CON64

MAI-SP3E-D64-M4はSRAM BUS信号がコネクタ CN2,CN4,JP1に接続されています。

注: AB9,AB10は560Ωの抵抗を経由してJP1に接続されています。

30	GND
29	IOP13_AB11
28	IOP15_AB18
27	IOP16_AB12
26	IOP20_DB3
25	IOP22_DB4
24	IOP23_DB5
23	IOP26_DB6
22	IOP27_DB7
21	IOP28_WRB_n
20	GND
19	IOP29_AB16
18	IOP32_AB15
17	IOP33_AB14
16	IOP34_AB13
15	IOP35_AB17
14	IOP23_AB4
13	IOP20_CS1B_n
12	IOP25_AB3
11	IOP24_AB5
10	IOP29_AB1
9	IOP28_AB2
8	IOP31_DB1
7	IOP30_DB0
6	IOP34_DB14
5	IOP33_DB2
4	IOP49_AB7
3	IOP48_AB6
2	IOP50_AB8
1	VP3D3

CN4  
CON30

CN3

1	VP3D3
2	VP3D3
3	IP204_MD3_CE2A_n
4	IP118_MD4_CE2B_n
5	IP6_MD5_RAS2_n
6	IOP47_A25
7	IOP42_A24
8	IOP45_A23
9	GND
10	SCK2_MRST_n
11	IOP41_CTS2_n
12	MD8_RTS2_n
13	IP130_TCLK
14	IP32_MD7_TXD
15	IP43_CA_n
16	IOP40_NMI_n
17	IOP39_IRL_n3
18	GND
19	IOP36_IRL_n2
20	IOP35_IRL_n1
21	IOP22_IRL_n0
22	MD2_RXD2
23	MD1_TXD2
24	IP14_MD0_SCK
25	IOP18_WE3_n
26	IOP16_WE2_n
27	GND
28	IP26_DRAK1
29	IOP15_DREQ1_n
30	IP20_DRAK0
31	IOP12_DREQ0_n
32	IOP11_REG_n
33	IOP9_AI3
34	IOP8_AI5
35	IOP5_AI4
36	GND
37	IOP183_CKIO
38	GND
39	GND
40	IOP4_WR_n
41	IOP186_WE1_n
42	IOP181_WE0_n
43	IOP205_D7
44	IOP203_D6
45	IOP206_HSWAP
46	IOP200_D5
47	IOP199_D4
48	IOP197_D3
49	IOP196_D2
50	IOP193_D1
51	IOP192_D0
52	IOP190_D15
53	IOP189_D14
54	GND
55	IOP187_D13
56	IOP179_D12
57	IOP178_D11
58	IOP177_D10
59	IOP172_D9
60	IOP171_D8
61	IOP185_RD_n
62	IOP168_CS0F_n
63	GND
64	GND

CON64

コネクタ CN2-30pin CN3-64pin CN4-30Pin CN5-64pin (2.54mmピッチ)外部バス

信号名に関して

IOPが付く信号名は入出力 例 IOP153\_A8 153はQFP208のピンNo

IPが付く信号名は入力専用 例 IP124 124はQFP208のピンNo

信号名はMAI-SH4D64とのスタック接続する場合を想定していますが、接続方法はアプリケーションに応じていろいろ考えられると思いますので、ユーザー様自身で自由に変えて下さい。

本ボードMAI-SP3E-D64-M4は単体で動作します。

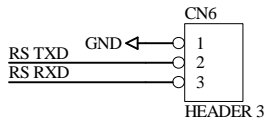
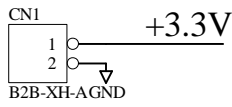
コネクタCN1 2pin 電源 +3.3V  
 1番pin +3.3V  
 2番pin GND

コネクタCN6 3pin RS232C (2.54mmピッチ)

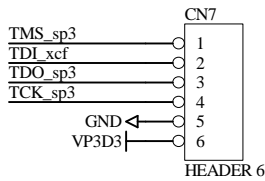
コネクタCN7 6pin (JTAG) (2.54mmピッチ)

ジャンパJP1 3pin X 2列 (2.54mmピッチ)

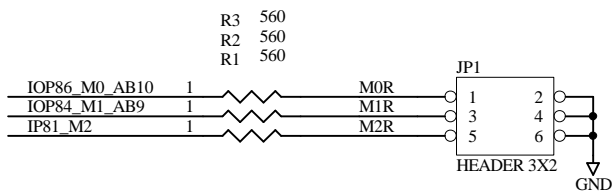
ケーブル側コネクタ JST(日庄) XHP-2



RS232Cコネクタ



JTAGコネクタ



**ジャンパJP1**

コンフィグモードを設定します。  
 (M2R,M1R,MOR)=(0,0,0)マスタシリアル(出荷時)に設定されています。

PM2R=0 5-6ショート  
 M1R=0 3-4ショート  
 MOR=0 1-2ショート

電源ON時コンフィグROMによりFPGAをコンフィグします。

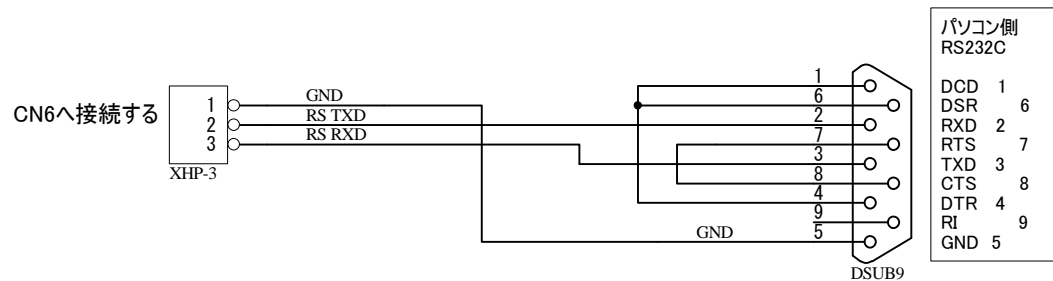
JTAGによる書き込み時はコンフィグモードの設定変更は必要ありません。

JTAGによる書き込みの補足説明  
 1. コンフィグROMへの書き込み  
 2. FPGAへの書き込み  
 1,2ともに、コンフィグモードの設定変更は必要ありません。

通常はJP1の設定変更は必要ありません。

### RS232Cケーブル接続例

RS232Cケーブルは付属しません。



CN6へ接続する

XHP-3

DSUB9

### JST XHP-3または互換品

注意: XHP-3による本基板の3PINピンヘッドとの互換性はメーカー保証なし

Title		
Size	Number	Revision
A4		
Date:	28-Aug-2009	Sheet of
File:	G:\YMAI\PRJ8\YMAI-SP3E_SH4D64\YMAI-SP3E-D04-M4_USER_OUT\YMAI-SP3E-D04	

1 2 3 4

**XILINX Spartan3Eの無料開発TOOLに関して**

XILINXのホームページより無料のISE Web Packをダウンロードしてお使い下さい。  
使用期間の制限なし、XC3S500E-4PQG208Cに関してはゲート規模の制限も受けないので、無料のTOOLで安心して開発できる。

詳細はXILINXのホームページで確認して下さい。

**サポートに関して**

サポートEメールのみの対応です。  
メール: mai@inc.email.ne.jp

すいませんが、電話での対応はいたしません。

**保証に関して**

10日間以内及び部品未実装(生基板の場合)に限りパターン切れなどのあきらかに、製造上のミスがある場合は無償交換(在庫がある場合)または返金処理します。

お客様の改造,不注意による不良に関しては、無償交換、返金処理はご容赦願います。

**著作権**

回路図及びソフトの著作権はエムイーアイ電子有限会社が保有する。

**連絡先**

〒441-8019  
愛知県豊橋市花田町字越水73-2 (2B)  
エムイーアイ電子有限会社  
メール: mai@inc.email.ne.jp

URL: //www.mai-denshi.co.jp

1 2 3 4